

WHAT IS CLAIMED IS:

1. プログラムに従い動作し、動作を停止する際に停止指令を出力するCPUと、

該CPUを動作させるためのメインクロックを生成するメインクロック生成手段と

前記メインクロックよりも周波数が低いサブクロックを生成するサブクロック生成手段と、

前記サブクロックを受けて動作すると共に、前記CPUを間欠的に動作させるための制御を行う間欠動作制御手段であって、前記停止指令を受けると、前記メインクロック生成手段の動作を停止させると共に、所定の設定時間の計時を開始し、その設定時間の経過後に、前記メインクロック生成手段の動作を再開させて前記CPUを停止状態から動作状態へと起床させることにより、前記CPUの間欠動作を実施する間欠動作制御手段と、

前記サブクロックを受けて動作して、前記CPUが停止状態である期間を計測すると共に、その計測値が前記CPUによって読み取り可能な間欠時間計測手段とを備えていることを特徴とするマイクロコンピュータ。

2. 請求項1に記載のマイクロコンピュータにおいて、

前記間欠時間計測手段は、前記CPUからの動作モード切替指令によって、前記CPUが停止状態である期間を計測する第1モードと、時間を継続して計測する第2モードとの何れかの動作モードに設定されると共に、少なくとも、動作モードが前記第2モードに設定されている場合には、前記CPUからのクリア指令によって計測値のクリアが行えるように構成されていることを特徴とするマイクロコンピュータ。

3. プログラムに従い動作するCPUを備えると共に、該CPUが所定の命令の実行によって動作を停止可能なマイクロコンピュータであつ

て、

前記CPUが動作を停止している場合に、当該マイクロコンピュータの所定の入力端子に供給される監視対象信号のレベルを前記入力端子から一定時間毎に読み込んで判断し、その判断レベルが特定のレベルになると、前記CPUを停止状態から動作状態へと起床させる自動信号読込手段を備えることを特徴とするマイクロコンピュータ。

4. 請求項3に記載のマイクロコンピュータにおいて、

前記自動信号読込手段は、前記入力端子から読み込んだレベルが予め定められた複数回分連続して同じであった場合にのみ、前記監視対象信号の判断レベルを今回読み込んだレベルに更新することを特徴とするマイクロコンピュータ。

5. 請求項4に記載のマイクロコンピュータにおいて、

前記自動信号読込手段は、前記CPUからの指令に応じて、前記フィルタ処理を実施する動作モードと、前記フィルタ処理を実施せずに、前記入力端子から読み込んだレベルをそのまま前記監視対象信号の判断レベルとする動作モードとに切替可能であることを特徴とするマイクロコンピュータ。

6. 請求項3に記載のマイクロコンピュータにおいて、

前記自動信号読込手段は、前記特定のレベルが前記CPUによって設定されることを特徴とするマイクロコンピュータ。

7. 請求項3に記載のマイクロコンピュータにおいて、

前記自動信号読込手段は、前記一定時間が前記CPUによって設定されることを特徴とするマイクロコンピュータ。

8. 請求項3に記載のマイクロコンピュータにおいて、

前記自動信号読込手段は、前記入力端子から前記監視対象信号のレベルを読み込む前に、前記入力端子に前記監視対象信号を供給する信号線をプルアップするプルアップ抵抗に電圧を印加するための通電信号を当

該マイクロコンピュータの所定の出力端子から出力し、前記入力端子から前記監視対象信号のレベルを読み込んだら前記通電信号の出力を停止することを特徴とするマイクロコンピュータ。

９．請求項８に記載のマイクロコンピュータにおいて、

前記自動信号読込手段は、前記通電信号を出力してから前記監視対象信号のレベルを読み込むまでの待ち時間が、前記ＣＰＵによって設定されることを特徴とするマイクロコンピュータ。

１０．請求項８に記載のマイクロコンピュータにおいて、

前記自動信号読込手段は、前記ＣＰＵからの指令に応じて、前記通電信号出力制御を実施しない動作モードに設定可能であることを特徴とするマイクロコンピュータ。

１１．請求項３に記載のマイクロコンピュータにおいて、

前記自動信号読込手段が信号レベルの読み込みを行う入力端子は、前記ＣＰＵによって、当該マイクロコンピュータの複数の端子のうちの何れかに設定されることを特徴とするマイクロコンピュータ。

１２．請求項３に記載のマイクロコンピュータにおいて、

前記ＣＰＵからの動作要求を受けると、該ＣＰＵによって事前にセットされている時間の計時を開始して、その時間が経過した時に、前記ＣＰＵを停止状態から動作状態へと起床させるタイマ起床制御手段を備えることを特徴とするマイクロコンピュータ。

１３．請求項３に記載のマイクロコンピュータにおいて、

前記自動信号読込手段は、当該自動信号読込手段による前記監視対象信号の判断レベルが記憶されると共に、前記ＣＰＵによって記憶内容が読み取り可能な読込結果記憶部を備えることを特徴とするマイクロコンピュータ。

１４．請求項１３に記載のマイクロコンピュータにおいて、

前記自動信号読込手段は、前記ＣＰＵからの指令により、該ＣＰＵが

動作をしている場合にも動作可能であることを特徴とするマイクロコンピュータ。

15. 起動信号により起動される外部装置と共同するマイクロコンピュータにおいて、

前記外部装置に関連した処理を実行するCPUと、

該CPUを間欠的に動作させるための制御を行う間欠動作制御手段と、
予め設定された設定時間に従って、前記外部装置に対して前記起動信号を出力するタイマ連動制御手段とを備えたことを特徴とするマイクロコンピュータ。

16. 請求項15記載のマイクロコンピュータにおいて、

前記間欠動作制御手段は、前記CPUを動作させるメインクロックよりも周波数が低いサブクロックを受けて動作することを特徴とするマイクロコンピュータ。

17. 請求項15記載のマイクロコンピュータにおいて、

前記タイマ連動制御手段は、前記CPUを動作させるメインクロックよりも周波数が低いサブクロックを受けて動作することを特徴とするマイクロコンピュータ。

18. 請求項15記載のマイクロコンピュータにおいて、

前記CPUが、その動作中に、前記タイマ連動制御手段に対して前記設定時間を設定することを特徴とするマイクロコンピュータ。

19. 請求項15記載のマイクロコンピュータにおいて、

前記設定時間は、前記CPUが停止状態から動作状態に起床した時点で、前記外部装置が処理準備を完了するように設定されたことを特徴とするマイクロコンピュータ。